

БЫСТРОДЕЙСТВУЮЩИЙ АКТИВНЫЙ ДИФФЕРЕНЦИАТОР С НИЗКИМ УРОВНЕМ НЕЛИНЕЙНЫХ ИСКАЖЕНИЙИ.В. Волков¹

Igor_Volkov@srisa.ru

Ю.М. Фокин¹С.Е. Хальзев²

Sergey_Khalzev@srisa.ru

¹ Федеральный научный центр «Научно-исследовательский институт системных исследований РАН», Москва, Российская Федерация

² МГТУ им. Н.Э. Баумана, Москва, Российская Федерация

Аннотация

Разработана принципиальная электрическая схема активного дифференциатора, предназначенного для обработки непрерывных аналоговых сигналов с малыми нелинейными искажениями и небольшой задержкой на выходе в режиме «большого» входного сигнала. Быстродействие дифференциатора и его хорошие высокочастотные свойства определяются динамическими характеристиками однотранзисторного усилительного каскада, включенного по схеме с общим затвором, имеющим повышенную крутизну, а высокая линейность достигается за счет увеличения значения этого параметра с помощью вспомогательного усилителя с большим коэффициентом усиления. Приведены результаты моделирования дифференциаторов различных типов. Получены сравнительные характеристики основных динамических параметров дифференциаторов (THD и SNR) в виде их зависимостей от частоты входного сигнала

Ключевые слова

Принципиальная электрическая схема, дифференциаторы, THD, SNR, нелинейность, искажения, быстродействие, задержка, обратная связь, прогноз, схемотехническое моделирование

Поступила в редакцию 02.06.2017

© МГТУ им. Н.Э. Баумана, 2017

Введение. Аналоговые активные дифференциаторы широко применяются при построении современных устройств обработки аналоговых сигналов. При этом, как правило, к ним предъявляются высокие требования по ряду параметров, значения которых невозможно достичь при использовании классических решений на основе операционных усилителей.

Одной из таких областей применения являются телекоммуникационные технологии. Увеличение скорости широкополосного доступа к сети Интернет, производительности компьютерных систем и систем хранения информации требует соответствующего ускорения сетей передачи данных при их взаимодействии друг с другом. Но увеличение протяженности линий передач и скорости передачи информации по ним приводит к появлению высокочастотных потерь, межсимвольной интерференции, т. е. взаимовлиянию передаваемых символов, и других нежелательных явлений. В целях обеспечения надежной передачи дан-

ных, скорость передачи которых достигает нескольких Гбит/с и более, в каналы связи были введены специальные устройства-компенсаторы — адаптивные эквалайзеры, которые имеют АЧХ, обратную АЧХ линии передачи, в результате чего частотная характеристика канала в заданной полосе оказывается плоской. В качестве примера можно привести устройство, разработанное фирмой Fujitsu [1]. В статье, опубликованной сотрудниками этой фирмы, описан специальный приемник сигнала, предназначенный для устранения вышеупомянутых негативных эффектов, состоящий из демультимплексора и блока восстановления тактового сигнала, которые управляются эквалайзером. Сам эквалайзер представляет собой фильтр высоких частот второго порядка, состоящий из трех дифференциаторов, к выходу каждого из которых подключен усилитель, имеющий переменный коэффициент усиления. Такая схема позволяет компенсировать потери входящего сигнала в пределах 20 дБ при скорости передачи данных 6,4 Гбит/с.

На рис. 1 приведена структурная схема эквалайзера фирмы Fujitsu, а на рис. 2 — типовые схемы дифференциаторов, используемых в аналогичных устройствах. Они выполнены на основе дифференциального усилителя с конденсатором между истоками транзисторной пары [1, 2]. Модифицированная схема [2, 3], приведенная на рис. 2, б, имеет включенный параллельно конденсатору резистор, регулирующий АЧХ схемы. Дифференциаторы, используемые в эквалайзерах, должны иметь хорошие высокочастотные свойства и широкую полосу пропускания.

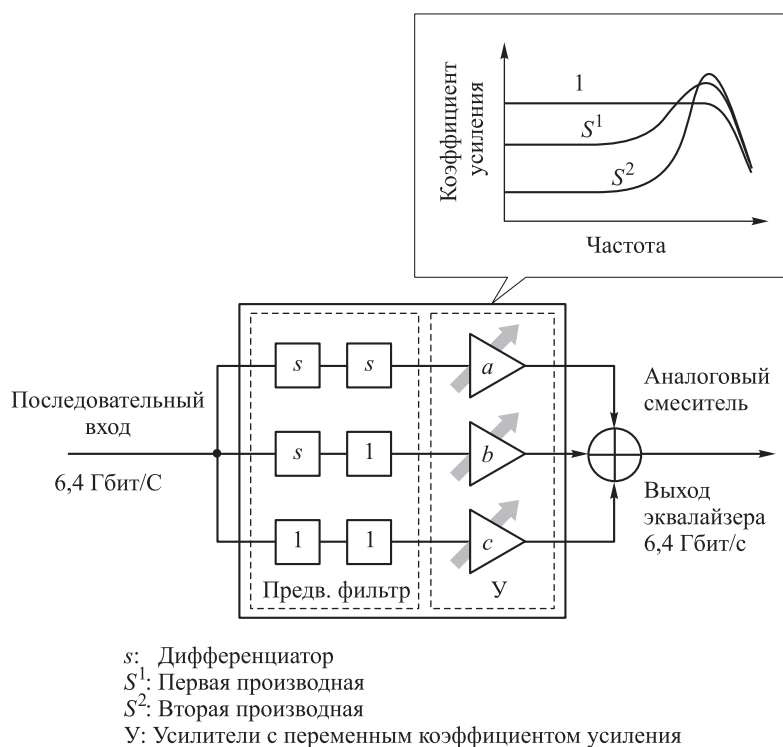


Рис. 1. Эквалайзер фирмы Fujitsu с фильтром высоких частот второго порядка

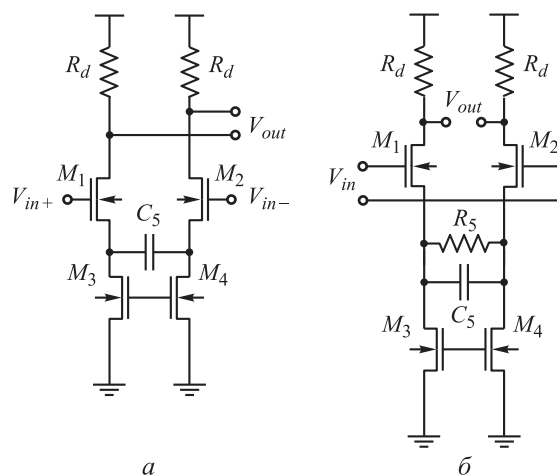


Рис. 2. Типовые схемы дифференциаторов, используемых в адаптивных эквалайзерах:
a — схема из [1, 2]; *б* — схема из [2, 3]

Еще одной областью применения аналоговых дифференциаторов являются нейроморфные зрительные сенсоры, входящие в состав приборов обработки визуальной информации в системах искусственного интеллекта. Практическим примером здесь является использование аналогового временного дифференциатора в задачах распознавания движения, где не требуется обработка полного изображения предмета и вполне достаточным является только обнаружение перемещения границ объекта.

Этот сенсор основывается на так называемой шаблонной модели, приведенной на рис. 3, в которой информация вырабатывается посредством определения на каждом пикселе порога временной дифференциальной интенсивности dE/dt , используя аналоговый дифференциатор (рис. 4). Свет облучает фоторецепторы, сигналы с которых далее проходят временное дифференцирование и поступают на пороговые схемы, с помощью которых осуществляется усиление реакции на переходные процессы. Затем полученный сигнал сравнивается с пороговым напряжением, после чего через интервал времени τ осуществляется выборка двух его значений, которые далее объединяются с соответствующими выборками из соседнего канала с тем, чтобы сформировать две пары пространственно-временных шаблонов. Высокочастотная фильтрация аппроксимирует вторую пространственную производную, делая края контуров распознаваемого изображения более четкими. Данная функция очень полезна, учитывая, что распознавание границ контуров является первым шагом в большинстве систем обработки изображений. Он же требует и больше всего вычислительных затрат, особенно если обработка осуществляется с помощью процессора.

На рис. 4 и 5 приведены типовые схемы дифференциаторов, используемых в сенсорах. Основным требованием, которое предъявляется к дифференциаторам зрительных сенсоров, выполненным в интегральном виде, является компактность и экономичность энергопотребления [4].

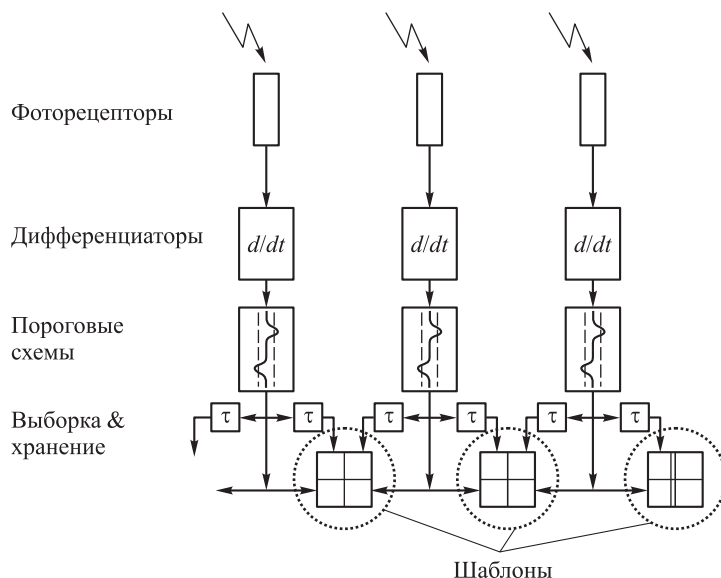


Рис. 3. «Шаблонная модель» зрительного сенсора, распознающего перемещения объекта

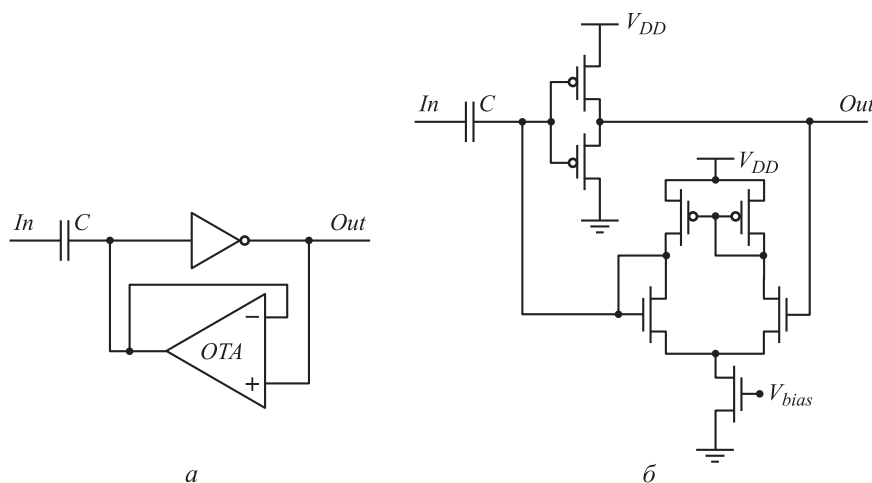


Рис. 4. Функциональная (а) и принципиальная электрическая (б) схемы дифференциатора из работы [5], используемого в зрительном сенсоре

Следующей областью применения аналоговых дифференциаторов является электроемкостная томография [6], которая представляет собой новейшую технологию неразрушающего трехмерного контроля диэлектрических материалов на основе контраста веществ с различной диэлектрической проницаемостью. Основными элементами электроемкостного томографа являются электроды, емкостной датчик и управляющий компьютер. В процессе измерения электроды в виде обкладок конденсатора размещаются вокруг исследуемого предмета. Далее преобразователь вычисляет электрические емкости между всеми электродами, а компьютер на основе полученной информации строит изображение внутренней структуры исследуемого объекта.

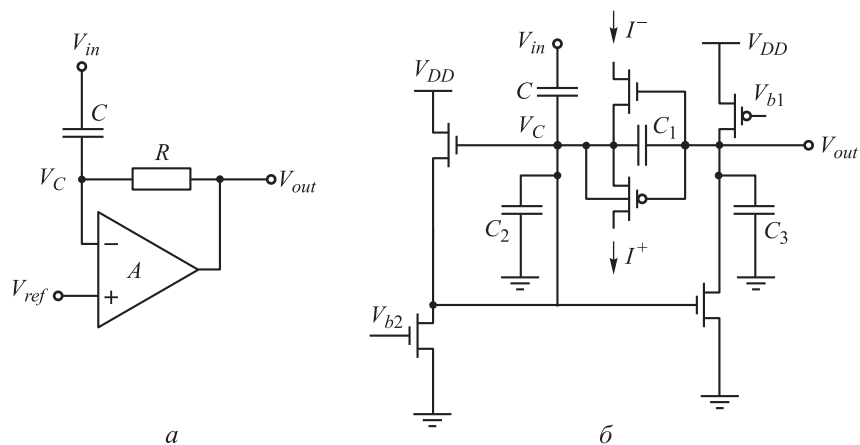


Рис. 5. Функциональная (а) и принципиальная электрическая (б) схемы дифференциатора из работы [4], используемого в зрительном сенсоре

Упрощенная электрическая схема датчика емкостного томографа рассчитан на измерение емкостей порядка 1 фФ, что осуществляется элементом активного дифференциатора, приведена на рис. 6. На вход датчика поступают прямоугольные импульсы с заранее определенными длительностью и временами фронта и спада. После дифференциатора сигнал идет на пиковый детектор, а с него — на дифференциальный усилитель. Имея данные о входном и выходном сигналах, а также номиналы пассивных элементов, искомую емкость можно вычислить как

$$C_x = \frac{U_{out}}{2R_3 (\Delta U_{in} / \Delta T)}$$

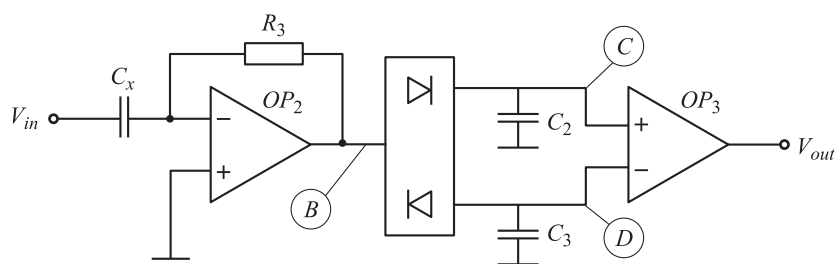


Рис. 6. Структурная схема датчика емкостного томографа

Основным требованием, предъявляемым к дифференциатору емкостного томографа, является высокая чувствительность и линейность.

Обычно схемы фильтрации непрерывных сигналов строились на основе интеграторов, рассматриваемых в качестве базовых рабочих блоков. Однако на примере синтеза фильтров с изменяемыми параметрами было показано, что любую передаточную функцию можно построить, используя только дифференциаторы. Существуют методы синтеза, такие как имитация сигнального ориентированного графа с обратными связями, которые приводят непосредственно к

фильтрам высоких частот, основанным на дифференциаторах [7]. Причины доминирования интеграторов над дифференциаторами в области фильтрации сигналов определялись тем обстоятельством, что традиционные схемы дифференциаторов, построенные на операционных усилителях, имели тенденцию к неустойчивой работе в области верхних частот. С появлением новых, специализированных схемных решений дифференциаторов, указанная проблема в основном была решена.

На рис. 7 приведен пример схемы дифференциатора типа G_m -C, используемого в качестве высокочастотного фильтра. На рис. 7, а приведена структурная схема однофазного дифференциатора, построенного на каскадах из токовых усилителей, а на рис. 7, б и в — структурная и принципиальная схемы дифференциального варианта рассматриваемого устройства. Основные требования здесь предъявляются к высокочастотным и линейным свойствам дифференциатора.

Потенциальной областью применения дифференциаторов являются схемы быстрого вычисления прогнозируемого приращения входного сигнала в быстродействующих многоразрядных АЦП, использующих в качестве первичной аналоговую форму представления предсказанного сигнала [8, 9]. Основная проблема при построении прогноза заключается в необходимости его быстрого и точного вычисления с малыми нелинейными искажениями при большом диапазоне входного сигнала ($V_{p-p} \approx 1$ В). В частности, чтобы АЦП с частотой выборки 100 МГц мог успеть в течение одного тактового периода сформировать на основе ряда Тейлора прогноз приращения входного сигнала, оцифровать его и получить старшие разряды выходного кода, необходимо обеспечить задержку дифференциатора на уровне не более 500 пс.

Рассмотренные области применения и разнообразие используемых в них схем дифференциаторов непрерывных аналоговых сигналов позволяют сформулировать задачу, заключающуюся в разработке дифференциатора с единой архитектурой, позволяющей достаточно легко адаптировать его под конкретные условия области применения.

Предлагаемый активный дифференциатор. Принципиальная электрическая схема предлагаемого активного аналогового дифференциатора приведена на рис. 8 [10]. Его главными отличительными особенностями являются высокое быстродействие и малые нелинейные искажения.

Высокое быстродействие предлагаемого дифференциатора определяется динамическими характеристиками однотранзисторного усилительного каскада на транзисторе $M1$, включенного по схеме с общим затвором. Малые нелинейные искажения и высокая точность дифференцирования являются следствием конструктивных особенностей дифференциатора, в результате которых его линейность определяется преимущественно линейностью сопротивления резистора R_1 и емкости конденсатора C_1 . Пусть через конденсатор C_1 , имеющий емкость C , протекает ток

$$i_C = C \frac{dv_C}{dt}, \quad (1)$$

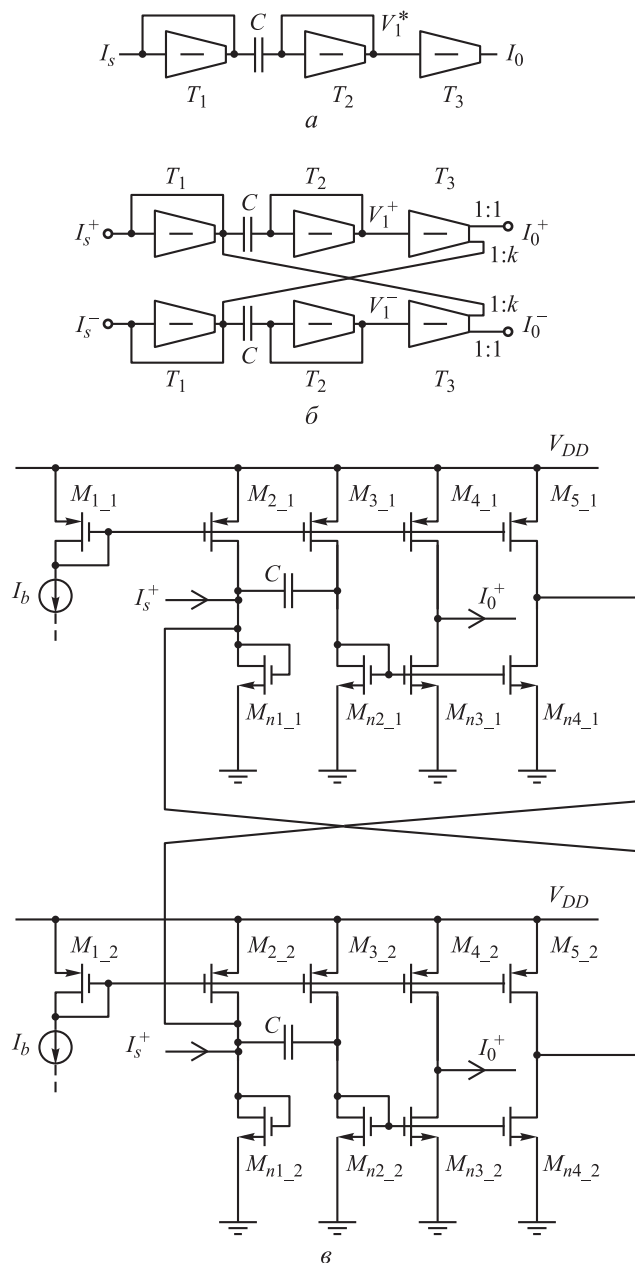


Рис. 7. Дифференциатор типа G_m - C , используемый в качестве высокочастотного фильтра: *a* и *б* — однофазный и дифференциальный варианты; *в* — электрическая принципиальная схема для дифференциального варианта

где v_C — напряжение на конденсаторе C_1 . Если входное сопротивление усилителя A_1 и выходное сопротивление источника тока I_1 достаточно велики, то сигнальные токи транзистора M_1 и резистора R_1 нагрузки равны току конденсатора i_C . При этом выходное напряжение схемы определяется следующим выражением:

$$V_{out} = R_{eff} i_C = R_{eff} C \frac{dv_C}{dt}, \quad (2)$$

где значение R_{eff} определяется параллельно включенными резистором R_1 и малосигнальным выходным сопротивлением стока r_{oeff} транзистора M_1 . Особенностью схемы является так называемый двухтактный режим работы транзистора M_1 , управляемого одновременно как по затвору, так и по истоку [11], за счет чего обеспечивается увеличение эффективной крутизны транзистора M_1 в $A + 1$ раз (A — коэффициент усиления A_1). Другой особенностью схемы является привязка напряжения на истоке M_1 к потенциалу опорного источника напряжения V_{REF} , т. е. $V_{sM1} \approx V_{REF} = \text{const}$. В результате этого обеспечивается низкое значение малосигнального сопротивления истока транзистора M_1 . Как следует из [11, 12], значение этого сопротивления определяется выражением

$$r_{cga} = \frac{R}{(Ag_m + g_{mb})r_0} + \frac{1}{Ag_m + g_{mb}}, \quad (3)$$

где g_m и g_{mb} крутизна транзистора M_1 по затвору и подложке, а r_0 — его малосигнальное выходное сопротивление; R — сопротивление резистора R_1 .

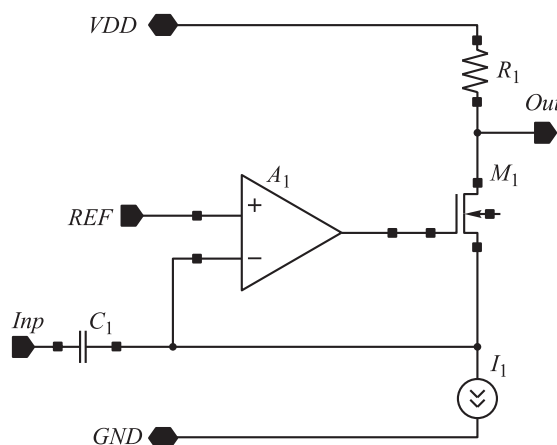


Рис. 8. Предлагаемая схема активного аналогового дифференциатора

Из выражения (3) следует, что при больших значениях A значение сопротивления r_{cga} мало. Следовательно, малосигнальное напряжение на истоке транзистора M_1 также имеет пренебрежимо малое значение. В этом случае выражение (2) принимает следующий вид:

$$V_{out} = R_{eff} C \frac{dv_C}{dt} = R_{eff} C \frac{d(v_{in} - v_{sM1})}{dt} \approx R_{eff} C \frac{dv_{in}}{dt}. \quad (4)$$

Далее из [11, 12] следует, что значение эффективного сопротивления стока

$$r_{oeff} \approx (Ag_m + g_{mb})r_0 r_s + r_0, \quad (5)$$

где r_s — малосигнальное сопротивление источника тока. Обычно $r_{0eff} \gg R$. В этом случае $R_{eff} \approx R$, и выражение (4) принимает следующий вид:

$$V_{out} = R_{eff}C \frac{dv_{in}}{dt} \approx RC \frac{dv_{in}}{dt}, \quad (6)$$

из чего следует, что линейность дифференциатора определяется в основном параметрами используемых в схеме резистора и конденсатора.

В целях расширения области применения дифференциатора был разработан его дифференциальный вариант, приведенный на рис. 9.

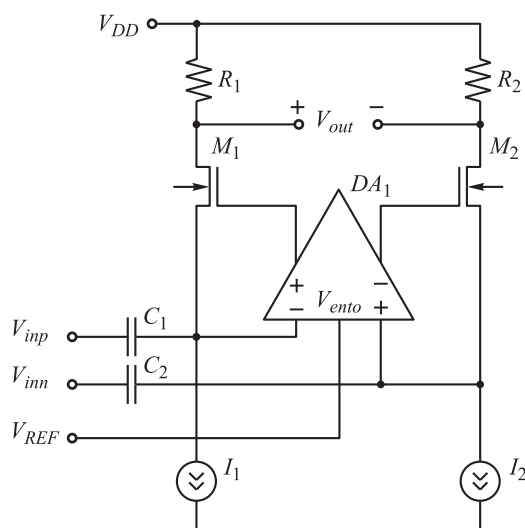


Рис. 9. Дифференциальный вариант схемы нового дифференциатора

Выражение для выходного напряжения в этом случае запишем следующим образом:

$$V_{outdif} = RC \frac{dv_{inp}}{dt} - RC \frac{dv_{inn}}{dt} = RC \frac{d(v_{inp} - v_{inn})}{dt} = RC \frac{dv_{indif}}{dt}. \quad (7)$$

Стабилизированное выходное синфазное напряжение вспомогательного усилителя DA_1 позволяет установить рабочие точки транзисторов M_1 и M_2 , задавая напряжение на их затворах.

Результаты исследования. В целях подтверждения высоких значений линейных и динамических параметров предлагаемого дифференциатора было проведено сравнительное исследование параметров трех типов схем, выполненных для реализации в технологическом процессе КНИ КМОП 0,35 мкм. Принципиальные электрические схемы всех вариантов приведены на рис. 10. Первый дифференциатор (а) построен по классической схеме на операционном усилителе, второй (б) — на инверторе с обратной связью в виде усилителя-повторителя (взят из [5], см. рис. 4), третий (в) — это предлагаемый в данной работе дифференциатор.

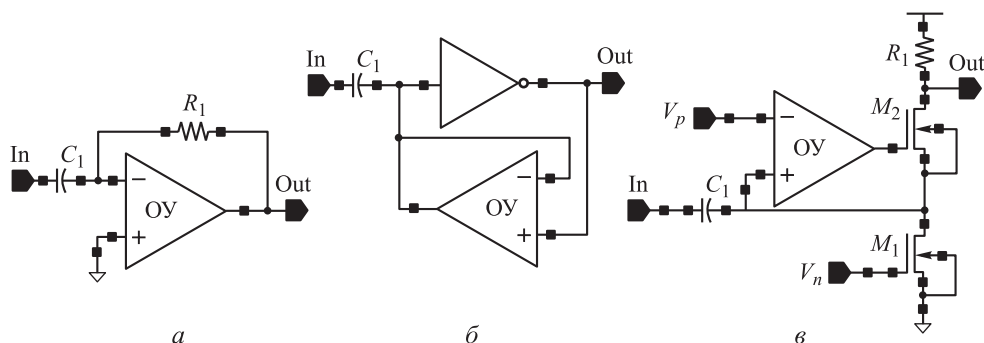


Рис. 10. Принципиальные схемы тестируемых дифференциаторов

Сравнение проводилось с помощью схемотехнического моделирования этих схем программой Spectre в среде САПР Cadence в режиме большого входного сигнала при следующих значениях его параметров: амплитуда $A_{in} = 0,5$ В; частота $F_{in1} = 5$ МГц, $F_{in2} = 25$ МГц, $F_{in3} = 50$ МГц, температура $T = 25$ °С. Коэффициенты передачи дифференциаторов равны между собой. Схемы ОУ, используемые во всех дифференциаторах, построены по телескопической архитектуре и идентичны друг другу.

По результатам моделирования было установлено, что задержка появления сигнала на выходе классического дифференциатора $\sim 2,37$ нс, задержка дифференциатора на инверторе ~ 193 пс, задержка предлагаемого дифференциатора ~ 238 пс. Самым быстродействующим является дифференциатор на инверторе. Его задержка на 45 пс (~ 23 %) меньше задержки нового дифференциатора и на $\sim 2,2$ нс (~ 1130 %) меньше задержки классической схемы. На рис. 11 приведены графики зависимостей коэффициента гармонических искажений (ТНД, *а*) и коэффициента сигнал/шум (SNR, *б*) от частоты входного сигнала для этих вари-

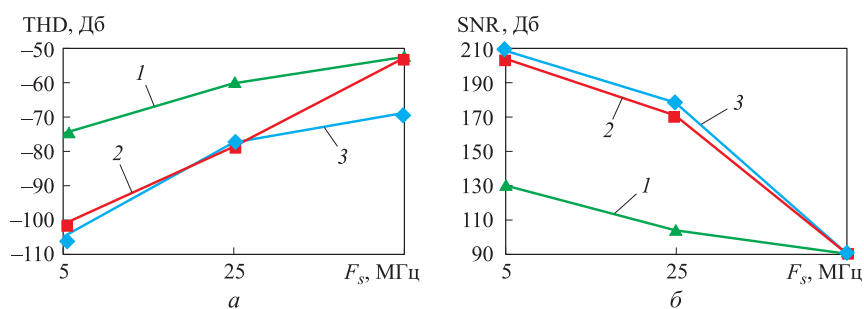


Рис. 11. Динамические параметры дифференциаторов:

1, 2 — дифференциаторы на инверторе и ОУ; 3 — активный дифференциатор

антов дифференциаторов. Наибольшие нелинейные искажения имеет дифференциатор на инверторе. Значения его параметра ТНД находятся в диапазоне $-75 \dots -52$ дБ в зависимости от частоты сигнала. Кроме того, этот дифференциатор имеет самые низкие значения параметра SNR (в диапазоне $90 \dots 130$ дБ).

Значения параметра THD классического дифференциатора (от -102 дБ до -53 дБ) по модулю больше значений коэффициента искажений схемы на инверторе, но меньше THD предлагаемого дифференциатора; SNR дифференциатора на ОУ лежит в границах $90 \dots 203$ дБ, что на несколько децибел ниже SNR нового дифференциатора.

Значения параметра THD предлагаемого дифференциатора (-105 дБ при частоте сигнала 5 МГц, -78 дБ при частоте сигнала 25 МГц и -69 дБ при частоте сигнала 50 МГц) по модулю выше значений этого параметра двух других схем. Преимущество активного дифференциатора наиболее выражено при частоте сигнала 50 МГц, когда значение его THD приблизительно на 18 дБ (в 8 раз) превышает значения THD других дифференциаторов. Несмотря на то что дифференциатор на инверторе превосходит по быстродействию новый дифференциатор на 23% , нелинейные искажения последнего в 8 раз меньше искажений схемы на инверторе при частоте сигнала 50 МГц.

На основе проведенного анализа можно сделать вывод, что в режиме большого сигнала предлагаемый дифференциатор обладает наилучшим сочетанием линейности и быстродействия, а также имеет самые высокие значения коэффициента сигнал/шум (207 дБ при частоте сигнала 5 МГц, 171 дБ при 25 МГц и 91 дБ при 50 МГц).

На АЧХ предлагаемого дифференциатора (рис. 12), полученной с помощью малосигнального АС-анализа, видно, что схема линейна в широком диапазоне частот (практически 9 декад).

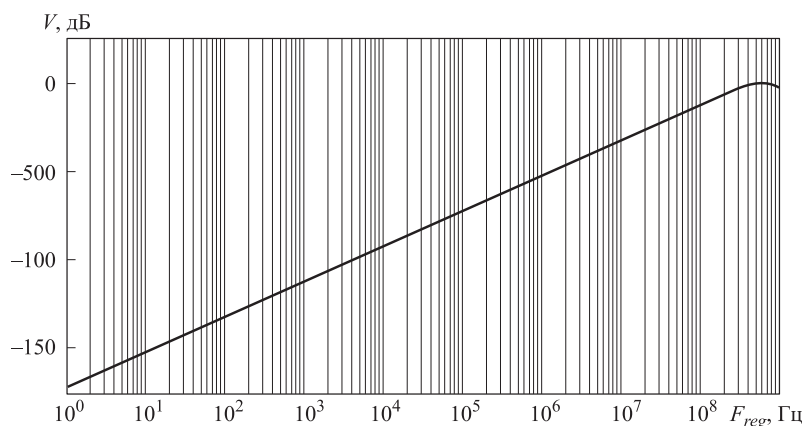


Рис. 12. АЧХ предлагаемого дифференциатора

Заключение. Предлагаемый дифференциатор сочетает в себе высокие динамические и линейные характеристики и может быть реализован как в интегральном, так и в дискретном исполнениях. Путем несложной адаптации его параметров под конкретные условия применения его можно использовать в различных областях электроники, примеры которых были приведены ранее. В частности, предлагаемая архитектура при необходимости позволяет легко строить компактные и экономичные схемы благодаря приемлемому снижению полосы пропускания и/или линейности устройства.

ЛИТЕРАТУРА

1. *Matsubara S., Ishida H., Gotoh K.* Ultra-high-speed CMOS interface technology // *Fujitsu Scientific & Technical Journal*. 2006. Vol. 42. No. 2. P. 200–205.
2. *Gondi S., Razavi B.* Equalization and clock and data recovery techniques for 10-Gb/s CMOS serial-link receivers // *IEEE Journal of solid-state circuits*. 2007. Vol. 42. No. 9. P. 1999–2011. DOI: 10.1109/JSSC.2007.903076 URL: <http://ieeexplore.ieee.org/document/4295193>
3. *Hidaka Y.* Analog continuous-time phase equalizer for data transmission. Pat. US 8995520 B2. Publ. 31.03.2015.
4. *Stocker A.A.* Compact integrated transconductance amplifier circuit for temporal differentiation // *ISCAS 2003*. Bangkok, Thailand, 2003. Vol. 1. P. 201–204.
5. *Moini A., Bouzerdout A., Eshraghian K., Yakovleff A., et al.* An insect vision-based motion detection chip // *IEEE Journal of solid-state circuits*. 1997. Vol. 32. No. 2. P. 279–284. DOI: 10.1109/4.551924 URL: <http://ieeexplore.ieee.org/document/551924>
6. *Harteveld W.K., van Halderen P.A., Mudde R.F., van den Bleek C.M., et al.* A fast active differentiator capacitance transducer for electrical capacitance tomography // *1st World Congress on Industrial Process Tomography*. Buxton, Greater Manchester, 1999. P. 564–567.
7. *Aldea C., Celma S., Otin A.* Low-voltage differentiator for VHF filtering // *Analog Integrated Circuits and Signal Processing*. 2002. Vol. 33. P. 107–116.
8. *Волков И.В., Румянцев С.В., Фокин Ю.М.* Многоразрядный быстродействующий аналого-цифровой преобразователь, использующий метод предсказания // *Микроэлектроника*. 2011. Т. 40. № 5. С. 370–380.
9. *Фокин Ю.М.* Блок аналогового прогноза для многоразрядного быстродействующего АЦП, построенного по архитектуре с предсказанием входного сигнала // *Сборник докладов X научно-технической конференции «Твердотельная электроника. Сложные функциональные блоки РЭА»*. М.: МНТОРЭС им. А.С. Попова, 2011. 214 с.
10. *Волков И.В., Фокин Ю.М.* Дифференциатор для обработки аналоговых сигналов (два варианта). Патент RU 2 628 243 С1. Заявл. 31.05.2016, опубл. 15.08.2017.
11. *Chiu Y.* On the operation of CMOS active-cascode gain stage // *Journal of Computer and Communications*. 2013. No. 1. P. 18–24. DOI: 10.4236/jcc.2013.16004 URL: <http://file.scirp.org/Html/39979.html>
12. *Razavi B.* Design of analog CMOS integrated circuits. New York: McGraw-Hill, 2001. 684 p.

Волков Игорь Владимирович — руководитель группы Федерального научного центра «Научно-исследовательский институт системных исследований РАН» (ФНЦ НИИСИ РАН) (Российская Федерация, 117218, Москва, Нахимовский пр-т, д. 36, корп. 1).

Фокин Юрий Михайлович — инженер Федерального научного центра «Научно-исследовательский институт системных исследований РАН» (ФНЦ НИИСИ РАН) (Российская Федерация, 117218, Москва, Нахимовский пр-т, д. 36, корп. 1).

Хальзев Сергей Евгеньевич — студент 4-го курса кафедры «Проектирование и технология производства электронной аппаратуры» МГТУ им. Н.Э. Баумана (Российская Федерация, 105005, Москва, 2-я Бауманская ул., д. 5, стр. 1).

Пробьба ссылаться на эту статью следующим образом:

Волков И.В., Фокин Ю.М., Хальзев С.Е. Быстродействующий активный дифференциатор с низким уровнем нелинейных искажений // *Вестник МГТУ им. Н.Э. Баумана. Сер. Приборостроение*. 2017. № 6. С. 40–53. DOI: 10.18698/0236-3933-2017-6-40-53

FAST ACTIVE DIFFERENTIATOR FEATURING LOW NON-LINEAR DISTORTIONS

I.V. Volkov¹
Yu.M. Fokin¹
S.E. Khalzev²

Igor_Volkov@srisa.ru

Sergey_Khalzev@srisa.ru

¹ Federal Scientific Research Institute of System Analysis, Russian Academy of Sciences, Moscow, Russian Federation

² Bauman Moscow State Technical University, Moscow, Russian Federation

Abstract

We developed a circuit diagram for an active differentiator intended to process continuous analogue signals, featuring low non-linear distortion and a small output delay in the "high" input signal mode. The performance of the differentiator and its good high-frequency characteristics result from the dynamic performance of a single-transistor amplifier stage in a common-gate circuit featuring a steeper slope, and its high linearity is a result of increasing this parameter by means of an auxiliary amplifier featuring a high gain factor. We present the results of simulating various types of differentiators. We compare the main dynamic parameters (THD and SNR) of these differentiators by plotting them as functions of the input signal frequency

Keywords

Circuit diagram, differentiators, THD, SNR, frequency response, non-linearity, distortions, performance, delay, feedback, prediction, simulation in circuit design

Received 02.06.2017

© BMSTU, 2017

REFERENCES

- [1] Matsubara S., Ishida H., Gotoh K. Ultra-high-speed CMOS interface technology. *Fujitsu Scientific & Technical Journal*, 2006, vol. 42, no. 2, pp. 200–205.
- [2] Gondi S., Razavi B. Equalization and clock and data recovery techniques for 10-Gb/s CMOS serial-link receivers. *IEEE Journal of solid-state circuits*, 2007, vol. 42, no. 9, pp. 1999–2011. DOI: 10.1109/JSSC.2007.903076 Available at: <http://ieeexplore.ieee.org/document/4295193>
- [3] Hidaka Y. Analog continuous-time phase equalizer for data transmission. Pat. US 8995520 B2. Publ. 31.03.2015.
- [4] Stocker A.A. Compact integrated transconductance amplifier circuit for temporal differentiation. ISCAS 2003, Bangkok, Thailand, 2003, vol. 1, pp. 201–204.
- [5] Moini A., Bouzardoum A., Eshraghian K., Yakovleff A., Nguyen X.T., Blanksby A., Beare R., Abbott D., Bogner R.E. An insect vision-based motion detection chip. *IEEE Journal of solid-state circuits*, 1997, vol. 32, no. 2, pp. 279–284. DOI: 10.1109/4.551924 Available at: <http://ieeexplore.ieee.org/document/551924>
- [6] Hartevelde W.K., van Halderen P.A., Mudde R.F., van den Bleek C.M., van den Akker H.E.A., Scarlett B. A fast active differentiator capacitance transducer for electrical capacitance tomography. 1st World Congress on Industrial Process Tomography, Buxton, Greater Manchester, 1999, pp. 564–567.
- [7] Aldea C., Celma S., Otin A. Low-voltage differentiator for VHF filtering. *Analog Integrated Circuits and Signal Processing*, 2002, vol. 33, pp. 107–116.

[8] Volkov I.V., Rumyantsev S.V., Fokin Yu.M. High-speed, high-resolution analog-to-digital converter with prediction. *Russian Microelectronics*, 2011, vol. 40, no. 5, pp. 343–351.

DOI: 10.1134/S1063739711050118

Available at: <https://link.springer.com/article/10.1134/S1063739711050118>

[9] Fokin Yu.M. Analog forecast unit for multidigit high-speed analog-to-digital converter based on architecture with input signal forecasting. Sbornik докладov X nauchno-tekhnicheskoy konferentsii "Tverdotel'naya elektronika. Slozhnye funktsional'nye bloki REA" [Proc. X sci.-tech. conf. "Solid-state electronics. Complex functional radio and electronic equipment"]. Moscow, MNTORES im. A.S. Popova Publ., 2011. 214 p. (in Russ.).

[10] Volkov I.V., Fokin Yu.M. Differentsiator dlya obrabotki analogovykh signalov (dva varianta) [Differentiator for processing input analog signals (two variants)]. Patent RU 2 628 243 S1. Appl. 31.05.2016, publ. 15.08.2017 (in Russ.).

[11] Chiu Y. On the operation of CMOS active-cascode gain stage. *Journal of Computer and Communications*, 2013, no. 1, pp. 18–24. DOI: 10.4236/jcc.2013.16004

Available at: <http://file.scirp.org/Html/39979.html>

[12] Razavi B. Design of analog CMOS integrated circuits. New York, McGraw-Hill, 2001. 684 p.

Volkov I.V. — Head of Group of Federal Scientific Research Institute of System Analysis, Russian Academy of Sciences (Nakhimovskiy prospekt 36, korp. 1, Moscow, 117218 Russian Federation).

Fokin Yu.M. — Engineer of Federal Scientific Research Institute of System Analysis, Russian Academy of Sciences (Nakhimovskiy prospekt 36, korp. 1, Moscow, 117218 Russian Federation).

Khalzev S.E. — fourth year student, Department of Electronic Equipment Design and Technology, Bauman Moscow State Technical University (2-ya Baumanskaya ul. 5, str. 1, Moscow, 105005 Russian Federation).

Please cite this article in English as:

Volkov I.V., Fokin Yu.M., Khalzev S.E. Fast Active Differentiator Featuring Low Non-Linear Distortions. *Vestn. Mosk. Gos. Tekh. Univ. im. N.E. Baumana, Priborostr.* [Herald of the Bauman Moscow State Tech. Univ., Instrum. Eng.], 2017, no. 6, pp. 40–53.

DOI: 10.18698/0236-3933-2017-6-40-53