

УДК 621.3.049.75

## ВЫСОКОПЛОТНАЯ КОМПОНОВКА ПРОВОДЯЩЕГО РИСУНКА МНОГОСЛОЙНЫХ КОММУТАЦИОННЫХ ПЛАТ

Ж.А. Миронова, В.А. Шахнов, В.Н. Гриднев

МГТУ им. Н.Э. Баумана, Москва, Российская Федерация  
e-mail: zhannampe@mail.ru

*Приведено описание метода получения высокоплотной компоновки проводящего рисунка коммутационных плат для монтажа поверхностно-монтируемых компонентов с большим числом (до 1681) выводов, расположенных в виде матрицы с шагом от 1,5 до 0,5 мм. Совмещение посадочного места поверхностно-монтируемых компонентов с заполненными переходами на нижележащие слои платы 5 класса точности увеличивает в 2,4 раза компоновку монтажных контактных площадок. Приведена зависимость числа трассировочных слоев плат с металлизированными сквозными отверстиями и заполненными глухими переходами от числа выводов BGA-компонента в случаях расположения в узком месте от одного до трех проводников. Продемонстрировано уменьшение необходимого для трассировки числа слоев коммутационной платы до 44% за счет применения заполненных глухих переходов для плат, изготавливаемых по 5 классу точности. Определена возможность применения BGA-компонентов с шагом менее 0,8 мм в составе сборочного узла коммутационной платы 5 класса точности.*

**Ключевые слова:** многослойная коммутационная плата, плотность компоновки проводящего рисунка, трассировка BGA, уменьшение числа слоев платы, сквозные металлизированные отверстия, заполненные глухие переходы.

## HIGH-DENSITY LAYOUT OF CONDUCTIVE PATTERN FOR MULTILAYER WIRING BOARD

Zh.A. Mironova, V.A. Shakhnov, V.N. Gridnev

Bauman Moscow State Technical University, Moscow, Russian Federation  
e-mail: zhannampe@mail.ru

*This article describes the method of manufacturing high-density layout of conductive pattern for a BGA with a large pin count (up to 1681 pcs.) which would be disposed as a matrix with a pitch from 1,5 mm to 0,5 mm. Integration of surface-mount components location with filling blind hole to subsurface layers of board within 5th accuracy class (in Russian category) increases to 2,4 times the density layout of wiring contact pads. The number of layers PCB with plated through holes and filling blind holes represented as a function of the pin count for a BGA components in the case of location with conductors (1 to 3) in a narrow place. We demonstrated a reduction the number of layers PCB (to 44%) needed for tracing through the use of filling blind holes for board produced within 5th accuracy class. The possibility of using the BGA components at a pitch below 0,8 mm as a part assembly of commutation board within 5th accuracy class.*

**Keywords:** multilayer wiring board, density layout of conductive pattern, design wiring board for a BGA, decrease the number of layers boards, plated through holes, filling blind holes.

Рост степени интеграции и функциональной сложности интегральных микросхем привел к необходимости их размещения в корпусах с

большим числом выводов (более 500) и небольшими (менее 1 мм) расстояниями между ними. Примерами таких корпусов являются корпуса с выводами по всей площади основания PGA, BGA, CSP, причем применение матрицы шариковых выводов (BGA) позволяет обеспечить большой выход годной продукции благодаря своему свойству “самовыравнивания” [1].

Согласно [2] семейство BGA-компонентов может иметь следующий шаг выводов: 1,50 мм, 1,27 мм, 1,00 мм — стандартный; 0,80 мм, 0,75 мм, 0,65 мм, 0,50 мм — малый. Для каждого шага выводов определены диаметры шариковых выводов и даны рекомендации в отношении диаметров контактных площадок (КП) коммутационной платы, представленные в табл. 1.

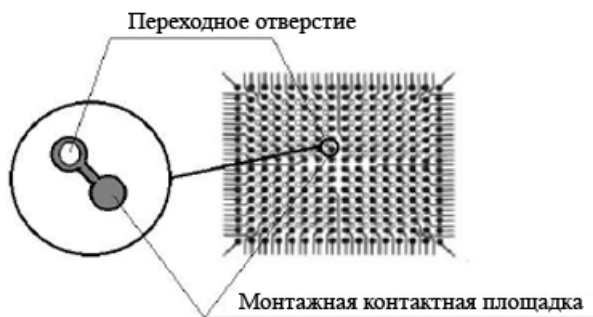
Таблица 1

**Рекомендуемые диаметры КП коммутационной платы**

Стандартный шаг поверхностно-монтируемых компонентов, мм	Диаметр шарикового вывода, мм	Диаметр монтажной КП, мм
1,50; 1,27	0,75	0,55
1,00	0,60; 0,50; 0,45	0,45; 0,40; 0,35
0,80	0,50; 0,45; 0,40; 0,30	0,40; 0,35; 0,30; 0,25
0,75	0,45; 0,40; 0,30	0,35; 0,30; 0,25
0,65	0,40; 0,30	0,30; 0,25
0,50	0,30	0,25

Таким образом, с учетом большого числа выводов применение компонентов в корпусах BGA-компонентов требует высокоплотной компоновки проводящего рисунка коммутационной платы.

Отличительной особенностью проводящего рисунка посадочного места BGA-компонента на традиционных коммутационных платах с металлизацией сквозных отверстий (МСО) является создание переходов от монтажных КП на нижележащие слои типа “dog bone”, т.е.



**Рис. 1. Схема КП посадочного места BGA и переходов “dog bone”**

дублирование монтажной КП параллельной КП с переходным отверстием [3, 4]. Схема посадочного места BGA представлена на рис. 1.

Причиной создания перехода на нижележащие слои платы МСО отдельно от посадочного места для распайки вывода микросхемы является прежде всего необходимость обеспечения высоких показателей надежности, поскольку монтаж на КП непосредственно в зоне переходного отверстия может привести к уходу припоя в отверстие и к некачественной пайке [5, 6]. Переход на нижележащие слои типа “dog bone” ограничен возможностью формирования КП с отверстием между монтажными КП BGA-компонентов. Значения межосевых расстояний монтажных КП, определенных в соответствии с табл. 1, приведены в табл. 2.

Таблица 2

**Значения межосевых расстояний монтажных КП**

Шаг КП, мм	1,50	1,27	1,00	0,80	0,75	0,65	0,50
Диаметр КП, мм	0,55	0,55	0,45	0,40	0,35	0,30	0,25
Межосевое расстояние КП, мм	1,57	1,24	0,96	0,72	0,70	0,61	0,45

Наименьшее значение межосевого расстояния, как указано в ГОСТ Р 53429-2009 [7], равно сумме номинального диаметра отверстия и технологического допуска, который для плат 5-го класса точности равен 0,61 мм. Если топологически возможно принять диаметр переходного отверстия равным 0,10 мм, то трассировка традиционной коммутационной платы МСО для установки BGA, в соответствии с табл. 2, осуществима только для шага выводов BGA более 0,8 мм (что также определено в IPC 7095B: “. . . при шаге менее 0,8 мм остается недостаточно пространства для размещения перехода с использованием технологии механического сверления, применяемой для компонентов BGA с полной матрицей.”).

Увеличения плотности компоновки проводящего рисунка можно добиться с помощью совмещения монтажной КП с переходным отверстием [8]. При этом чтобы расположить монтажную КП в зоне переходного отверстия, необходимо заполнить переходное отверстие материалом с коэффициентом теплового расширения, близким к материалам самой платы, а затем провести операцию планаризации поверхности [9]. Таким образом, наименьший номинальный диаметр монтажной КП равен наименьшему номинальному диаметру монтажной КП и технологическому допуску на совмещение — 0,15 мм. Следовательно, для установки BGA на коммутационной плате 5-го класса точности с совмещенными монтажными КП и переходными отверстиями, возможна следующая геометрия посадочного места: диаметр КП равен 0,25 мм, а шаг — 0,50 мм.

Таким образом, наибольшая плотность монтажных КП для BGA-компонента, определенная отношением числа выводов на  $1 \text{ см}^2$ , коммутационной платы 5-го класса точности, изготовленной традиционным методом МСО, равна  $169 \text{ шт./см}^2$ ; а для платы, изготовленной с совмещенными монтажными КП и переходными отверстиями, равна  $400 \text{ шт./см}^2$ . Совмещение монтажных КП с переходами на нижележащие слои коммутационной платы дает возможность увеличить плотность проводящего рисунка посадочного места под BGA в 2,4 раза.

Дальнейшее увеличение плотности компоновки проводящего рисунка коммутационной платы, предназначенной для установки BGA, возможно добиться путем проектирования глухих вместо сквозных переходов на нижележащие слои. Это позволит электрически соединить КП посадочного места BGA с необходимым слоем платы и освободить область нижележащих слоев от сквозных соединений. На рис. 2 и 3 для сравнения показаны варианты послойного размещения проводящего рисунка коммутационной платы с матрицей КП  $20 \times 20$ , определяемые

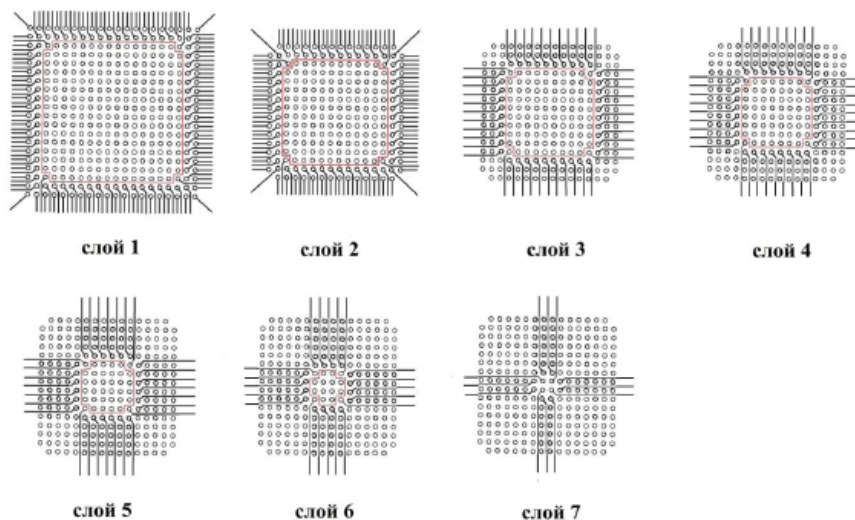


Рис. 2. Пример послойного размещения проводящего рисунка МКП МСО с матрицей КП  $20 \times 20$

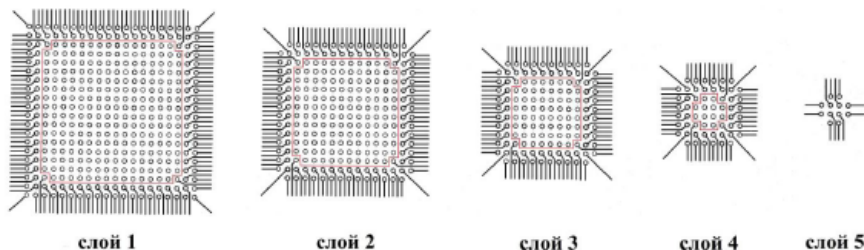


Рис. 3. Пример послойного размещения проводящего рисунка МКП ЗГП с матрицей КП  $20 \times 20$

традиционным методом изготовления МСО (см. рис. 2) и технологией формирования заполненных глухих переходов (ЗГП) (см. рис. 3).

Как видно на рис. 2 и 3, применение глухих переходов уменьшает не только число слоев, необходимое для разводки BGA (в данном примере с матрицей выводов  $20 \times 20$  на 29% — 2 слоя), но и освобождает трассировочное пространство (не занимаемое МСО), позволяя не принадлежащим к BGA цепям пересекать занимаемый корпусом участок коммутационной платы.

Определим компоновку проводящих слоев коммутационной платы в случае применения сквозных переходов и в случае применения глухих переходов для трассировки матрицы КП ( $x \times x$ ). Учитывая, что число КП каждого следующего периметра матрицы, начиная с внешнего, уменьшается на 8, допустим  $n$  — число проводников в узком месте, т.е. между соседними КП.

Число слоев ( $i$ ), предназначенных для трассировки BGA с матрицей КП ( $x \times x$ ), определяется следующими выражениями:

$$i = \frac{x - 4 - 2\sqrt{n}}{2n}$$

— в случае проектирования традиционной коммутационной платы МСО;

$$i = \frac{x - 2\sqrt{n}}{2(1 + n)}$$

— в случае проектирования коммутационной платы с ЗГП.

Диаметр и шаг КП определяют величину узкого места и максимальное число проводников, расположенных в нем, в соответствии с классом точности изготовления платы. В соответствии с [7] максимальное число проводников, расположенных в узком месте на плате 5-го класса точности, приведено в табл. 3.

Согласно [10] число выводов полных матриц BGA может достигать до 1681 шт. Максимально возможное число выводов (полной матрицы  $x_{\max} \times x_{\max}$ ), трассируемое на двухсторонней коммутационной плате с учетом числа проводников в узком месте  $n$ , равно:  $x_{\max} = 4n + 2\sqrt{n} + 4$ , где  $x_{\max}$  — целое число, округленное после расчета в меньшую сторону. Следовательно, если  $n = 1$ :  $x_{\max} = 10$ ;  $n = 2$ :  $x_{\max} = 14$ ;  $n = 3$ :  $x_{\max} = 19$ .

Зависимость числа трассировочных слоев коммутационной платы от числа выводов BGA при условии, что в узком месте можно провести только один проводник, показана на рис. 4, а. Отметим уменьшение с 18 до 10 слоев трассировки матрицы КП BGA (1681 шт.) на коммутационной плате ЗГП по сравнению с традиционной коммутационной платой МСО в случае расположения одного проводника в узком месте. Та же зависимость при условии, что в узком месте возможно провести два проводника, показана на рис. 4, б. Видно уменьшение с 9 до 7

**Максимальное число проводников, расположенных в узком месте на плате  
5-го класса точности**

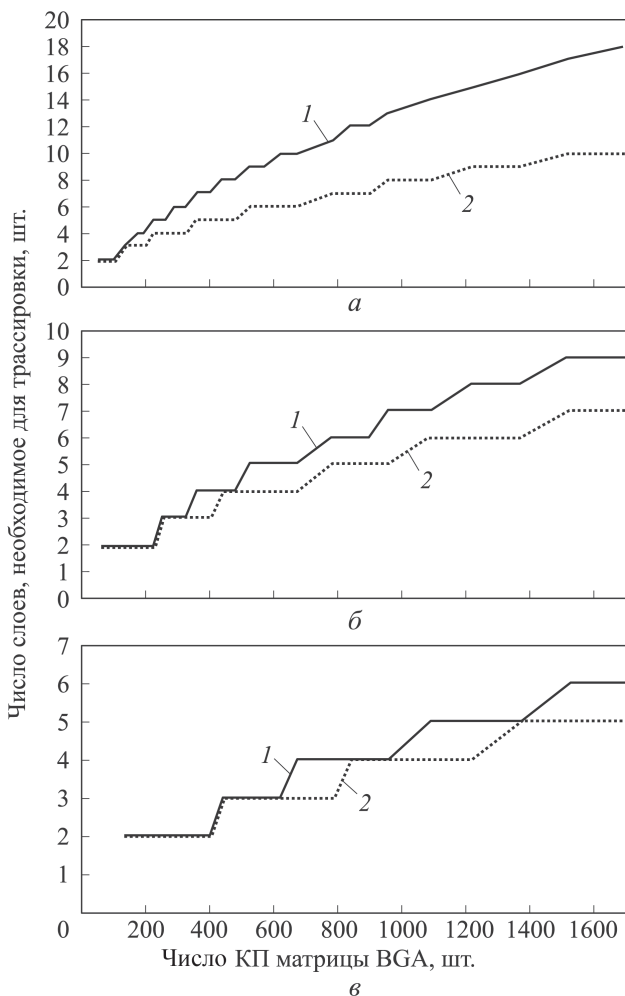
Зазор между КП, мм	Шаг выводов, мм	Диаметр КП, мм	Максимальное число проводников в узком месте, шт.
0,95	1,50	0,55	3
0,72	1,27	0,55	2
0,65	1,00	0,35	2
0,60	1,00	0,40	2
0,55	1,00	0,45	1
	0,80	0,25	1
0,50	0,80	0,30	1
	0,75	0,25	1
0,45	0,80	0,35	1
	0,75	0,30	1
0,40	0,80	0,40	1
	0,75	0,35	1
	0,65	0,25	1
0,35	0,65	0,30	0
0,25	0,50	0,25	0

слоев трассировки матрицы КП BGA на коммутационной плате ЗГП по сравнению с традиционной коммутационной платой МСО. Зависимость числа трассировочных слоев коммутационной платы от числа выводов BGA при трех проводниках, приведена на рис. 4, в. Здесь число слоев трассировки матрицы КП BGA (1681 шт.) уменьшается с 6 до 5 по сравнению с традиционной коммутационной платой МСО в случае расположения трех проводников в узком месте.

Таким образом, общая тенденция уменьшения числа слоев коммутационной платы за счет применения ЗГП по сравнению с МСО растет с увеличением числа выводов BGA и уменьшением числа проводников в узком месте. Уменьшение числа слоев коммутационной платы, предназначенной для трассировки BGA с числом выводов до 1681 шт., с применением ЗГП относительно платы МСО, выраженное в процентах, представлено на рис. 5.

В соответствии с рис. 5 уменьшение числа слоев коммутационной платы за счет применения ЗГП вместо МСО возможно до 44 %.

Проведенный анализ плотности компоновки проводящего рисунка многослойных коммутационных плат 5-го класса точности, предназначенных для установки BGA с большим числом (до 1681 шт.) и шагом выводов от 0,5 до 1,5 мм, показал возможность применения BGA с шагом выводов менее 0,8 мм за счет увеличения в 2,4 раза плотности матрицы КП путем совмещения монтажных КП с переходами на ни-

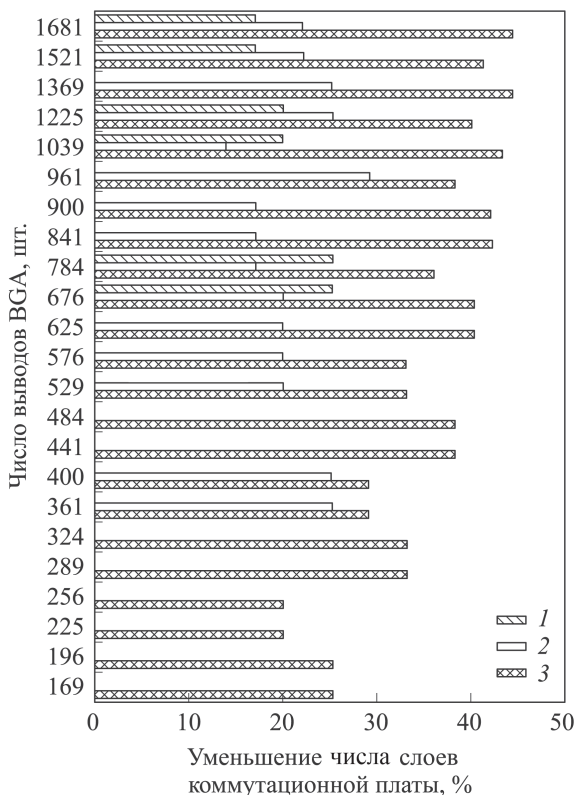


**Рис. 4.** Зависимость числа слоев платы от числа КП матрицы BGA в случае расположения одного проводника в узком месте (а) при  $n = 1$ ,  $n = 2$  (б) и  $n = 3$  (в): 1 – МСО; 2 – ЗГП

железащие слои. При этом уменьшение числа слоев коммутационной платы за счет применения ЗГП на нижележащие слои вместо сквозных, увеличивает плотность компоновки еще до 44 %, дополнительно освобождая трассировочное пространство (не занимаемое МСО).

В случае применения BGA с шагом менее 0,65 мм в соответствии с табл. 3 в узком месте между монтажными КП коммутационной платы 5-го класса точности нельзя разместить проводник. Таким образом, реализация трассировки возможна только за счет совмещения монтажных КП с ЗГП на нижележащие слои без использования сквозных отверстий, блокирующих трассировку между КП.

**Заключение.** Применение ЗГП вместо сквозных отверстий и совмещение таких переходов с монтажными КП позволяют в области установки BGA компонента увеличивать плотность компоновки КП



**Рис. 5. Уменьшение числа слоев коммутационной платы ЗГП, предназначенной для трассировки ВГА-компонента, относительно платы МСО:**  
 1, 2 и 3 –  $n = 1, 2$  и 3 соответственно

до 2,4 раз и уменьшать число слоев коммутационной платы до 44 % относительно традиционного решения МСО.

## ЛИТЕРАТУРА

1. Кумбз К.Ф. Печатные платы: Справочник. В 2 кн. Кн. 1 / пер. с англ. М.: Техносфера, 2011. 1016 с.
2. IPC-7095 Design and assembly process implementation for BGAs — Association connecting electronics industries, 2003. 88 p.
3. SPRU811A Flip chip ball grid array package reference guide — Texas Instruments, 2005. 71 p.
4. UG112 Device package user guide — XILINX, 2009. 118 p.
5. Нинг-Ченг Лу. Технология пайки оплавлением, поиск и устранение дефектов: поверхностный монтаж, BGA, CSP и Flip chip технологии / пер. с англ. М.: Технологии, 2006. 392 с.
6. IPC-A-610 Acceptability of electronic assemblies — Association connecting electronics industries, 2004. 390 p.
7. ГОСТ Р 53429–2009 “Платы печатные. Основные параметры конструкции”. М.: Стандартиформ, 2010. 11 с.
8. Миронова Ж.А., Шахнов В.А., Гриднев В.Н. Высокоплотная компоновка межсоединений многослойных коммутационных плат: XVI Молодеж. Междунар. науч.-техн. конф. “Наукоемкие технологии и интеллектуальные системы”. М.: МГТУ им. Н.Э. Баумана, 2014. С. 213–218.



9. *Торстен Рекерт*. Новые технологии заполнения отверстий и последующей планаризации // Технологии в электронной промышленности. 2005. 56 с.
10. *IPC-2226 Частный стандарт на проектирование печатных плат с высокоплотными межсоединениями*: Ассоциация электронной промышленности IPC / пер. с англ. М.: ФГУП ВНИИА, 2003. 56 с.

## REFERENCES

- [1] Coombs C. Printed Circuits Handbook. 6th Ed. McGraw-Hill Professional, 2007. 1000 p. (Russ. ed.: Kumbz K.F. Pечатnye platy. Spravochnik v 2-kh kn. Kn. 1. Moscow, Tekhnosfera Publ., 2011. 1016 p.).
- [2] IPC-7095. Design and assembly process implementation for BGAs. Association connecting electronics industries IPC, USA, 2003. 88 p.
- [3] SPRU811. A Flip chip ball grid array package reference guide. Texas Instruments, 2005. 71 p.
- [4] UG112. Device package user guide. XILINX, 2009. 118 p.
- [5] Lee N-C. Reflow soldering processes and troubleshooting: SMT, BGA, CSP and Flip Chip Technologies. 1st Ed. Newnes, 2002. 288 p. (Russ. ed.: Li N-Ch. Tekhnologiya payki oplavleniem, poisk i ustranenie defektov: poverkhnostnyy montazh, BGA, CSP i Flip chip tekhnologii. Moscow, Tekhnologii Publ., 2006. 392 p.).
- [6] IPC-A-610. Acceptability of electronic assemblies. Association connecting electronics industries IPC, USA, 2004. 390 p.
- [7] State standard RF: GOST R 53429-2009. Platy pечатnye. Osnovnye parametry konstruksii [Printed circuit boards. Basic parameters of structure]. Moscow, Standartinform Publ., 2010. 11 p.
- [8] Mironova Zh.A., Shakhnov V.A., Gridnev V.N. High-density layout of interconnect for fabric boards. *Sb. Tr. XVI Molodezh. mezhdun. nauch.-tekhn. konf. "Naukoemkie tekhnologii i intellektual'nye sistemy – 2014"* [Proc. XVI Youth Int. Sci. and Tech. Conf. Technology&Systems-2014. Bauman Moscow State Technical University], 2014, pp. 213-218 (in Russ.).
- [9] Rekert T. New hole filling technology and subsequent planarization. *Tekhnol. v elektr. Prom.* [Techn. in Electr. Industry], 2005, no. 5, pp. 26–29 (in Russ.).
- [10] Sectional design standard for High Density Interconnect (HDI) printed boards. Association connecting electronics industries IPC-2226. USA, 2003 (Russ. Ed.: Chastnyy standart na proektirovanie pchatnykh plat s vysokoplotnyimi mezhsoedineniyami. Moscow, FGUP VNIIA Publ., 2003. 56 p.).

Статья поступила в редакцию 12.05.2014

Миронова Жанна Алексеевна — аспирантка кафедры технологии и проектирования электронной аппаратуры МГТУ им. Н.Э. Баумана. Специализируется в области технологии изготовления высокоплотных печатных схем.

МГТУ им. Н.Э. Баумана, Российская Федерация, 105005, Москва, 2-я Бауманская ул., д. 5.

Mironova Zh.A. — post-graduate of “Design and Production Technology of Electronic Apparatus” department of the Bauman Moscow State Technical University. Specialist in the field of production technology of high-density printed-circuit boards.

Bauman Moscow State Technical University, 2-ya Baumanskaya ul. 5, Moscow, 105005 Russian Federation.

Шахнов Вадим Анатольевич — чл.-корр. РАН, д-р техн. наук, профессор, заведующий кафедрой “Конструирование и производство электронной аппаратуры” МГТУ им. Н.Э. Баумана. Автор более 200 научных работ в области микро- и нанотехнологии, конструкторско-технологической информатики.

МГТУ им. Н.Э. Баумана, Российская Федерация, 105005, Москва, 2-я Бауманская ул., д. 5.

Shakhnov V.A. — corresponding member of the Russian Academy of Sciences, Dr. Sci. (Eng.), head of “Design and Production Technology of Electronic Apparatus” department of the Bauman Moscow State Technical University. Author of more than 200 publications in the field of micro-and nanotechnology, the design and technological informatics.

Bauman Moscow State Technical University, 2-ya Baumanskaya ul. 5, Moscow, 105005 Russian Federation.

Гриднев Владимир Николаевич — канд. техн. наук, доцент кафедры “Конструирование и производство электронной аппаратуры” МГТУ им. Н.Э. Баумана, автор около 100 научных работ в области технологии изготовления электронной аппаратуры.

МГТУ им. Н.Э. Баумана, Российская Федерация, 105005, Москва, 2-я Бауманская ул., д. 5.

Gridnev V.N. — Cand. Sci. (Eng.), assoc. professor of “Design and Production Technology of Electronic Apparatus” department of the Bauman Moscow State Technical University. Author of more than 100 publications in the field of production technology of electronic equipment.

Bauman Moscow State Technical University, 2-ya Baumanskaya ul. 5, Moscow, 105005 Russian Federation.